

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 11-146637

(43)Date of publication of application : 28.05.1999

(51)Int.Cl.

H02M 3/155

H02H 7/20

H02J 1/00

(21)Application number : 09-304318

(71)Applicant : SONY CORP

(22)Date of filing : 06.11.1997

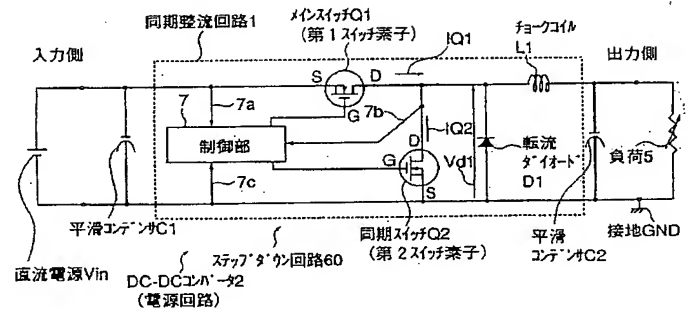
(72)Inventor : KATOU HIRONORI

## (54) POWER CIRCUIT AND CONTROL METHOD FOR POWER CIRCUIT

## (57)Abstract:

PROBLEM TO BE SOLVED: To provide a small-sized, inexpensive power circuit excellent in circuit efficiency, and a control method for the power circuit.

SOLUTION: A control section 7 detects a current value using an on resistor of a first switching element Q1 when the first switching element Q1 is on, and detects a current value using an on resistor of a second switching element Q2 when the second switching element Q2 is on. The control section 7 judges whether a load is heavy or light based on these current values. With overcurrent when a load 5 is heavy, the control section 7 turns off the first switching element Q1. If the load 5 is light, the control section 7 synchronizes and turns off the second switching element Q2.



## LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2000 Japan Patent Office

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平11-146637

(43) 公開日 平成11年(1999) 5月28日

(51) Int.Cl.<sup>6</sup>

識別記号

F I

H 0 2 M 3/155

H 0 2 M 3/155

H

H 0 2 H 7/20

H 0 2 H 7/20

B

H 0 2 J 1/00

3 0 9

H 0 2 J 1/00

3 0 9 Q

審査請求 未請求 請求項の数 5 O L (全 10 頁)

(21) 出願番号

特願平9-304318

(22) 出願日

平成 9 年 (1997) 11 月 6 日

(71) 出願人 000002185

ソニー株式会社

東京都品川区北品川 6 丁目 7 番 35 号

(72) 発明者 加藤 博儀

東京都品川区北品川 6 丁目 7 番 35 号 ソニー株式会社内

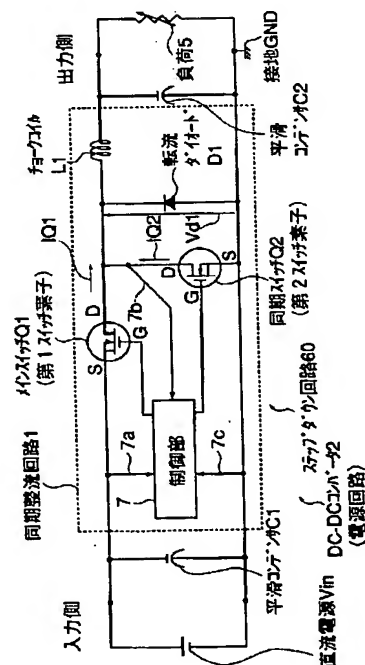
(74) 代理人 弁理士 岡▲崎▼ 信太郎 (外 1 名)

(54) 【発明の名称】 電源回路及び電源回路制御方法

(57) 【要約】

【課題】 回路効率がよく小型で安価な電源回路及び電源回路制御方法を提供すること。

【解決手段】 制御部 7 は、第 1 スイッチ素子 Q 1 がオンの時に第 1 スイッチ素子 Q 1 のオン抵抗を使用して電流値を検出し、第 2 スイッチ素子 Q 2 がオンの時に第 2 スイッチ素子 Q 2 のオン抵抗を使用して電流値を検出することで、これらの電流値に基づいて重負荷か軽負荷かを判断し、負荷 5 が重負荷の場合に過電流が流れると第 1 スイッチ素子 Q 1 をオフし、負荷 5 が軽負荷の場合には第 2 スイッチ素子 Q 2 を同期してオフする。



## 【特許請求の範囲】

【請求項 1】 直流電源を負荷に接続することで一定の電圧を負荷に供給するための同期整流を用いた電源回路であり、

負荷と直流電源間に配置されて、負荷が重負荷の場合に過電流が流れるのを阻止するためにオフになる第 1 スイッチ素子と、

負荷と直流電源間に配置されて、負荷が軽負荷の場合にはオフになる第 2 スイッチ素子と、

第 1 スイッチ素子と第 2 スイッチ素子のオン／オフ動作を制御する制御部と、を有し、

この制御部は、第 1 スイッチ素子がオンの時に第 1 スイッチ素子のオン抵抗を使用して電流値を検出し、第 2 スイッチ素子がオンの時に第 2 スイッチ素子のオン抵抗を使用して電流値を検出することで、これらの電流値に基づいて重負荷か軽負荷かを判断し、負荷が重負荷の場合に過電流が流れると第 1 スイッチ素子をオフし、負荷が軽負荷の場合には第 2 スイッチ素子をオフすることを特徴とする電源回路。

【請求項 2】 制御部は、軽負荷時に第 2 スイッチ素子を流れる電流が予め設定された値を超えた時に、第 2 スイッチ素子をオフする請求項 1 に記載の電源回路。

【請求項 3】 第 1 スイッチ素子と第 2 スイッチ素子は、それぞれ電界効果トランジスタである請求項 1 に記載の電源回路。

【請求項 4】 電源回路は、直流－直流コンバータである請求項 1 に記載の電源回路。

【請求項 5】 直流電源を負荷に接続することで、一定の電圧を負荷に供給するための同期整流を用いた電源回路制御方法であり、

負荷と直流電源間に配置される第 1 スイッチ素子と第 2 スイッチ素子が、制御部によりオン／オフ制御される際に、

制御部は、第 1 スイッチ素子がオンの時に第 1 スイッチ素子のオン抵抗を使用して電流値を検出し、第 2 スイッチ素子がオンの時に第 2 スイッチ素子のオン抵抗を使用して電流値を検出することで、これらの電流値に基づいて重負荷か軽負荷かを判断し、負荷が重負荷の場合に過電流が流れると第 1 スイッチ素子をオフし、負荷が軽負荷の場合には第 2 スイッチ素子をオフすることを特徴とする電源回路制御方法。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】 この発明は、直流電源を負荷に接続することで一定の電圧を負荷に供給するための同期整流を用いた電源回路及び電源回路制御方法の改良に関するものである。

## 【0002】

【従来の技術】 同期整流回路を用いた DC-DC コンバータ（直流－直流コンバータ）は、2 個のスイッチの切

り替えを行いながら出力端に一定電圧を出力する電源回路の一種である。DC-DC コンバータでは、出力端に接続される負荷の状態により、不連続モード（軽負荷モード時）及び連続モード（重負荷モード時）の 2 つのモードができる。

【0003】 図 8 は、従来の電源回路が負荷に接続されている様子を示す回路図である。DC-DC コンバータ 102 は、入力電源  $V_{in}$ 、平滑コンデンサ C1、同期整流回路 101、平滑コンデンサ C2 等を有しており、DC-DC コンバータ 102 の出力端が負荷 105 に接続されている。

【0004】 平滑コンデンサ C1 は、DC-DC コンバータ 102 の入力端に入力電源  $V_{in}$  に対して並列に接続されている。平滑コンデンサ C1 は、入力電源  $V_{in}$  の電圧を平滑することで安定させるためのものである。

【0005】 ステップダウン回路 160 は、メインスイッチ素子 Q1、制御部 107、転流ダイオード D1、及びチョークコイル L1 等を有する。同期整流回路 101 は、ステップダウン回路 160 に同期スイッチ素子 Q2 を加えたものである。

【0006】 検出抵抗 R1 は、制御部 107 が DC-DC コンバータ 102 の出力側に流れる電流を、常時監視するための電流検出用の抵抗素子である。検出抵抗 R1 は、その両端が制御部 107 から延びる電流検出用の信号線 107a、107a で接続されており、信号線 107a の一端がチョークコイル L1 の一端と接続されており、信号線 107a が平滑コンデンサ C2 の一端と接続されている。

【0007】 メインスイッチ素子 Q1 は、重負荷モード時に DC-DC コンバータ 102 の出力端に接続された負荷 105 が短絡した場合等に過電流を遮断するための電界効果トランジスタである。メインスイッチ素子 Q1 は、ソース S 及びゲート G が制御部 107 と接続され、ドレイン D が同期スイッチ素子 Q2 のドレイン D、転流ダイオードのカソード、及びチョークコイル L1 の一端と接続されている。これにより、メインスイッチ素子 Q1 のオン／オフは、制御部 107 により制御される。

【0008】 同期スイッチ素子 Q2 は、転流ダイオード D1 を流れる電流  $I_d$  を、転流ダイオード D1 ではなく同期スイッチ素子 Q2 のソース S からドレイン D に流すようにして、転流ダイオード D1 での電力ロスを少なくして回路効率を改善するための電界効果トランジスタである。転流ダイオード D1 を流れる電流  $I_d$  を、転流ダイオード D1 ではなく同期スイッチ素子 Q2 のソース S からドレイン D に流すようにするのは、同期スイッチ素子 Q2 のオン抵抗が転流ダイオード D1 の抵抗より小さいので、電力ロスを少なくできるためである。同期スイッチ素子 Q2 は、ソース S がグランド GND と接続され、ゲート G が制御部 107 と接続され、ドレイン D がメインスイッチ素子 Q1 のドレイン D、転流ダイオード

D1のカソード、及びチョークコイルL1の一端に接続されている。つまり、同期スイッチ素子Q2のオン/オフも、制御部107により制御されている。

【0009】制御部107は、電流検出用の検出抵抗R1に流れる電流を検出し、検出抵抗R1に流れる電流が予め決められた電流値を超えたかどうかにより、メインスイッチ素子Q1を制御する。制御部107は、メインスイッチ素子Q1のソースS、ゲートG、検出抵抗R1の両端、同期スイッチ素子Q2のゲートG、及び同期整流回路1の接地であるグランドGNDに接続されてい

る。

【0010】転流ダイオードD1は、DC-DCコンバータ102における整流素子である。転流ダイオードD1は、アノードをグランドGNDと接続し、カソードをメインスイッチQ1のドレインD、同期スイッチQ2のドレインD、及びチョークコイルL1の一端に接続されている。

【0011】チョークコイルL1は、負荷105が接続された出力端に出力される出力電圧を平滑化するためのリアクトルである。チョークコイルL1は、一端を転流ダイオードD1のカソードと、他端を制御部107から延びる検出抵抗R1の検出用の信号線的一方と接続されている。

【0012】DC-DCコンバータ102の出力端には、負荷105と並列に平滑コンデンサC2が接続されている。平滑コンデンサC2は、負荷105にかかる電圧を平滑して安定化するためのものである。平滑コンデンサC2は、グランドGNDと、検出抵抗R1の一端に接続されている。負荷105は、例えばポータブル機器等であり、その負荷量が変動する。

【0013】従来の同期整流回路を有するDC-DCコンバータ102は以上の様な構成であり、次にその動作について簡単に説明する。メインスイッチ素子Q1と同期スイッチ素子Q2は、メインスイッチ素子Q1がオンした時に同期スイッチ素子Q2をオフ、メインスイッチ素子Q1がオフした時に同期スイッチ素子Q2をオンと交互にオン、オフを繰り返す。メインスイッチ素子Q1及び同期スイッチ素子Q2の制御は、制御部107で行っている。

【0014】同期スイッチ素子Q2がオンした時は、転流ダイオードD1を流れる電流I<sub>d</sub>が同期スイッチ素子Q2を流れる。同期スイッチ素子Q2のオン抵抗は、転流ダイオードD1の抵抗値と比較して小さいため、転流ダイオードD1での電力消費が少なくなる。

【0015】この状態で、DC-DCコンバータ102の出力端に接続された負荷5が短絡した場合（例えば、負荷がポータブル機器であった場合、そのポータブル機器が何らかの原因でショートしたとき等）に、制御部107は、検出抵抗R1に流れる電流が予め設定された電流値を超えたことを検出し、メインスイッチ素子Q1を

オフして、DC-DCコンバータ102を流れる過電流を防止する。

【0016】

【発明が解決しようとする課題】このような同期整流回路101を有する電源回路102において、この同期整流回路101の各素子における電流波形について説明する。図9（A）は、ステップダウン回路160における重負荷モードでのメインスイッチ素子Q1の電流I<sub>Q1</sub>、転流ダイオードD1の電流I<sub>d</sub>、及びチョークコイルL1の電流I<sub>L</sub>の電流波形を示している。図9（B）は、ステップダウン回路160における軽負荷モードでのメインスイッチ素子Q1の電流I<sub>Q1</sub>、転流ダイオードD1の電流I<sub>d</sub>、及びチョークコイルL1の電流I<sub>L</sub>の電流波形を示している。図10（A）は、同期整流回路における重負荷モードでのメインスイッチ素子Q1の電流I<sub>Q1</sub>、同期スイッチ素子Q2の電流I<sub>Q2</sub>、及びチョークコイルL1の電流I<sub>L</sub>の電流波形を示している。図10（B）は、同期整流回路における軽負荷モードでのメインスイッチ素子Q1の電流I<sub>Q1</sub>、同期スイッチ素子Q2の電流I<sub>Q2</sub>、及びチョークコイルL1の電流I<sub>L</sub>の電流波形を示している。図9（A）及び図10（A）を参照すると、重負荷モードでは、各素子に流れる電流は連続的に流れ、図9（B）及び図10（B）を参照すると、軽負荷モードでは、各素子に流れる電流は部分的に流れていることが分かる。

【0017】このような状態のもと、図9（A）と図10（A）を参照しながら、重負荷モードについて検討する。図9（A）重負荷モードにおいては、メインスイッチ素子Q1、転流ダイオードD1（図10（A）では、同期スイッチ素子Q2）、及びチョークコイルL1での電流波形は共にステップダウン回路160であっても、同期整流回路101であっても同様の電流波形を示している。

【0018】次に、図9（B）と図10（B）を参照しながら、軽負荷モードについて検討する。軽負荷モードにおいては、メインスイッチ素子Q1、転流ダイオードD1（図10（B）では、同期スイッチ素子Q2）、及びチョークコイルL1での電流波形は、ステップダウン回路160であった場合と、同期整流回路101であった場合では、電流波形が異なる。図10（B）のような同期整流回路101の軽負荷モードにおいては、メインスイッチ素子Q1、同期スイッチ素子Q2、及びチョークコイルL1での電流値がマイナス（逆電流）となる部分がある。

【0019】この同期整流回路101では、メインスイッチ素子Q1、同期スイッチ素子Q2、及びチョークコイルL1とも電流がマイナス方向に流れてしまう。これは、本来、転流ダイオードD1を流れる電流は、アノードからカソード方向にしか流れないが、同期スイッチ素子Q2の導通状態（ON）では転流ダイオードD1の極

性に関係なく、同期スイッチ素子 Q 2 を経由しマイナス方向にも流れてしまう。これにより、DC-DC コンバータ 102 の回路効率が、低下していることになる。

【0020】ところで、DC-DC コンバータ 102 における各素子での電流波形という点では問題なかった重負荷モードには、別の問題点がある。この DC-DC コンバータ 102 では、重負荷モード及び軽負荷モード共に、検出抵抗 R 1（例えば、数ミリオーム～数十ミリオーム）に電流が流れることにより電流を検出している。つまり、常に検出抵抗 R 1 にて電力が消費されていること

になる。

【0021】これでは特に、重負荷モード時に大量の電力が検出抵抗 R 1 にて消費されてロス（損失）が大きくなり、DC-DC コンバータ 102 の回路効率が悪くなってしまう。当然のことながら、検出抵抗 R 1 を DC-DC コンバータ 102 に設けることにより、コストが余分にかかることになる。また、検出抵抗 R 1 の代わりにトランス等を使用できるが、より大きなスペースが必要となってしまう。そこでこの発明は上記課題を解消し、回路効率がよく小型で安価な同期整流を用いた電源回路及び電源回路制御方法を提供することを目的としている。

#### 【0022】

【課題を解決するための手段】上記目的は、この発明にあっては、直流電源を負荷に接続することで一定の電圧を負荷に供給するための同期整流を用いた電源回路であり、負荷と直流電源間に配置されて、負荷が重負荷の場合に過電流が流れるのを阻止するためにオフになる第 1 スwitch素子と、負荷と直流電源間に配置されて、負荷が軽負荷の場合にはオフされる第 2 スwitch素子と、第 1 スwitch素子と第 2 スwitch素子のオン／オフ動作を制御する制御部と、を有し、この制御部は、第 1 スwitch素子がオンの時に第 1 スwitch素子のオン抵抗を使用して電流値を検出し、第 2 スwitch素子がオンの時に第 2 スwitch素子のオン抵抗を使用して電流値を検出することで、これらの電流値に基づいて重負荷か軽負荷かを判断し、負荷が重負荷の場合に過電流が流れると第 1 スwitch素子をオフし、負荷が軽負荷の場合には第 2 スwitch素子をオフすることを特徴とする電源回路により達成される。この発明では、専用の電流検出抵抗やトランス等を必要とせず、第 1 スwitch素子と第 2 スwitch素子のオン抵抗を使用して電流を検出するので、電力損失を小さくして回路効率を上げることができる。

【0023】また、好ましくは、制御部は、軽負荷時に第 2 スwitch素子を流れる電流が予め設定された値を超えた時に、第 2 スwitch素子をオフする。この発明では、電源回路において制御部が、電源回路における効率低下の原因となる逆電流が流れる直前にそのことを検出してモードを切り替えるので、軽負荷時の電源回路の効率が向上する。

【0024】上記目的は、この発明にあっては、直流電

源を負荷に接続することで、一定の電圧を負荷に供給するための電源回路制御方法であり、負荷と直流電源間に配置される第 1 スwitch素子は、負荷が重負荷の場合に過電流が流れるのを阻止するためにオフにし、負荷と直流電源間に配置される第 2 スwitch素子は、負荷が軽負荷の場合にはオフし、制御部は、第 1 スwitch素子と第 2 スwitch素子のオン／オフ動作を制御するものであり、この制御部は、第 1 スwitch素子がオンの時に第 1 スwitch素子のオン抵抗を使用して電流値を検出し、第 2 スwitch素子がオンの時に第 2 スwitch素子のオン抵抗を使用して電流値を検出することで、これらの電流値に基づいて重負荷か軽負荷かを判断し、負荷が重負荷の場合に過電流が流れると第 1 スwitch素子をオフし、負荷が軽負荷の場合には第 2 スwitch素子をオフすることを特徴とする電源回路制御方法。この発明では、専用の電流検出抵抗やトランス等を必要とせず、第 1 スwitch素子と第 2 スwitch素子のオン抵抗を使用して電流を検出するので、電力損失を小さくして回路効率を上げることができる。

#### 【0025】

【発明の実施の形態】以下、この発明の好適な実施の形態を添付図面に基づいて詳細に説明する。なお、以下に述べる実施の形態は、この発明の好適な具体例であるから、技術的に好ましい種々の限定が付されているが、この発明の範囲は、以下の説明において特にこの発明を限定する旨の記載がない限り、これらの形態に限られるものではない。

【0026】図 1 は、この発明の好ましい実施の形態である電源回路の出力端に負荷が接続されている様子を示す回路図である。この電源回路としての DC-DC コンバータ 2 は、図 1 において入力電源  $V_{in}$ 、平滑コンデンサ C 1、同期整流回路 1、平滑コンデンサ C 2 等を有し、DC-DC コンバータ 2 の出力端が負荷 5 に接続されている。

【0027】DC-DC コンバータ 2（直流-直流コンバータ）は、2 個のスイッチ素子を同期して切り替えることにより、負荷 5 に接続された出力端に一定の電圧を出力する電源の一種である。DC-DC コンバータ 2 に設けられている同期整流回路 1 は、このスイッチ素子の切り替えを行う回路である。DC-DC コンバータ 2 は、出力端に接続される負荷 5 の状態により不連続モード（軽負荷モード）及び連続モード（重負荷モード）の 2 つのモードができる。軽負荷モードは、例えばポータブル機器等の電子機器が待機状態である待機モードを示し、重負荷モードは電子機器が動作状態である動作モードを示す。軽負荷モードにおいては、DC-DC コンバータ 2 の出力は電子機器の液晶パネルの表示やメモリ保持などの最小限の微少負荷のみに供給される。

【0028】入力電源  $V_{in}$  が接続される DC-DC コンバータ 2 の入力端には、平滑コンデンサ C 1 が入力電

源  $V_{in}$  に対して並列に接続されている。平滑コンデンサ  $C1$  は、入力電源  $V_{in}$  の入力電圧の脈動を平滑して安定化させるためのものである。

【0029】ステップダウン回路 60 は、図 1 のようにメインスイッチ素子  $Q1$  (第 1 スwitch 素子)、制御部 7、転流ダイオード  $D1$ 、チョークコイル  $L1$  等を有する。同期整流回路 1 は、ステップダウン回路 60 に、転流ダイオード  $D1$  での電力損失を少なくし、効率を改善するために使用する同期スイッチ素子  $Q2$  (第 2 スwitch 素子) を加えた回路である。同期整流回路 1 は、同期

スイッチ素子  $Q2$  がオフの状態では、ステップダウン回路 60 と同じ動作をする。

【0030】メインスイッチ素子  $Q1$  は、入力側から出力側へ電力を伝達する電界効果トランジスタである。DC-DC コンバータ 2 の出力端が短絡した場合等は、過電流を遮断するためメインスイッチ素子  $Q1$  をオフする。メインスイッチ素子  $Q1$  は、ソース  $S$  が制御部 7 から延びる検出線 7a、直流電源  $V_{in}$ 、及び平滑コンデンサ  $C1$  と接続され、ドレイン  $D$  が制御部 7 から延びる

検出線 7b と接続され、ゲート  $G$  が制御部 7 と接続される。

【0031】メインスイッチ素子  $Q1$  は、そのオン/オフを制御部 7 により制御されている。メインスイッチ素子  $Q1$  のソース  $S$  とドレイン  $D$  には、制御部 7 の検出線 7a、7b がそれぞれ接続されているため、メインスイッチ素子  $Q1$  がオンでのソース  $S$  - ドレイン  $D$  間のオン抵抗を利用して、制御部 7 はソース  $S$  - ドレイン  $D$  間の電流を検出できる。

【0032】同期スイッチ素子  $Q2$  は、転流ダイオード  $D1$  を流れる電流  $I_d$  を、転流ダイオード  $D1$  の代わりに同期スイッチ素子  $Q2$  のソース  $S$  からドレイン  $D$  に流すようにして、転流ダイオード  $D1$  で消費する電力を省力化するための電界効果トランジスタである。転流ダイオード  $D1$  を流れる電流  $I_d$  を、転流ダイオード  $D1$  の代わりに同期スイッチ素子  $Q2$  のソース  $S$  からドレイン  $D$  に流すようにするのは、同期スイッチ素子  $Q2$  のオン抵抗が転流ダイオード  $D1$  の抵抗より小さいためである。

【0033】同期スイッチ素子  $Q2$  は、ソース  $S$  が制御部 7 の検出線 7c とグランド  $GND$  等とが接続され、ドレイン  $D$  が制御部 7 の検出線 7b、メインスイッチ素子のドレイン  $D$ 、転流ダイオード  $D1$  のカソード、及びチョークコイル  $L1$  と接続され、ゲート  $G$  が制御部 7 と接続されている。つまり、同期スイッチ素子  $Q2$  は、その

オン/オフ状態を制御部 7 に制御される。

【0034】同期スイッチ素子  $Q2$  のソース  $S$  とドレイン  $D$  には、制御部 7 の検出線 7c、7b がそれぞれ接続されているため、同期スイッチ素子  $Q2$  がオンした状態でのソース  $S$  - ドレイン  $D$  間のオン抵抗を利用して、制御部 7 はソース  $S$  - ドレイン  $D$  間の電流を検出すること

ができる。このようにして、図 1 の実施の形態では、電流値を検出するための専用の抵抗が不要である。

【0035】図 1 の制御部 7 は、上述したようにメインスイッチ素子  $Q1$  や同期スイッチ素子  $Q2$  のオン/オフを制御する等のための制御回路である。制御部 7 は、図 2 の過電流検出回路 17a 及び過電流保護回路 17c、図 4 の軽負荷モード時の効率改善用の逆電流検出回路 17b 等を有する。図 2 の過電流検出回路 17a は、重負荷モード時にメインスイッチ素子  $Q1$  がオンの状態のメインスイッチ素子  $Q1$  のオン抵抗を用いて電流を検出する回路である。過電流検出回路 17a の比較器は、入力としてメインスイッチ素子  $Q1$  のソース  $S$  に接続された検出線 7a、及びメインスイッチ素子  $Q1$  のドレイン  $D$  に接続された検出線 7b があり、過電流保護回路 17c が出力側に接続されている。

【0036】過電流検出回路 17a の比較器は、2 つの検出線 7a、7b 間の電流値を検出し、予め設定された値以上となると、過電流保護回路 17c に対して信号を出力する。また、図 2 のように過電流検出回路 17a から検出線 7b までの間には、メインスイッチ素子  $Q1$  と同期して動作するスイッチ素子  $SW1$  が存在する。このスイッチ素子  $SW1$  により、メインスイッチ素子  $Q1$  がオン状態の時のみ過電流検出回路 17a が動作することになる。

【0037】過電流保護回路 17c は、DC-DC コンバータ 2 に流れる過電流を防止するための制御回路であり、例えばタイマーラッチ回路である。過電流保護回路 17c の出力側には、メインスイッチ素子  $Q1$  のゲート  $G$  に接続されている。

【0038】過電流保護回路 17c は、DC-DC コンバータ 2 に過電流が流れたことが判明すると、メインスイッチ素子  $Q1$  をオフする。このようにして、これら各スイッチ素子を切り替えることにより DC-DC コンバータ 2 に流れる過電流を防止することができる。

【0039】一方、図 4 の逆電流防止回路 17b は、軽負荷モード時に DC-DC コンバータ 2 の効率を改善するため、図 1 における同期スイッチ素子  $Q2$  のソース  $S$  - ドレイン  $D$  間を流れる電流で、逆電流 (図 3 (B) の斜線で示した逆電流  $NG$ ) が流れないようにするための回路である。逆電流防止回路 17b の比較器の入力には、同期スイッチ素子  $Q2$  のドレイン  $D$  と接続された検出線 7b、及び基準電圧  $V_{ref}$  のマイナス端が接続されている。逆電流防止回路 17b の比較器の出力としてそれぞれメインスイッチ素子  $Q1$  のゲート  $G$  及び同期スイッチ素子  $Q2$  のゲート  $G$  と接続されている。

【0040】逆電流防止回路 17b は、検出線 7b の電圧と基準電圧  $V_{ref}$  とを比較し、予め設定された電圧値以上を超えると、逆電流防止回路 17b は、同期スイッチ素子  $Q2$  のゲート  $G$  をオフ状態とし、更にはメインスイッチ素子  $Q1$  のスイッチング周波数を可変させる信号

を出力する。この信号により、メインスイッチ素子Q1のスイッチング周波数を下げ、メインスイッチ素子Q1を駆動している回路部での電力ロスを少なくし、軽負荷モード時の回路効率の向上を図ることができる。

【0041】ここで、先程述べた基準電圧Vrefについて述べる。前述したように、図1のDC-DCコンバータ2の軽負荷モード時の効率を下げていたのは、同期スイッチ素子Q2のソースS-ドレインD間に逆電流が流れることによるものである。図3(A)は、逆電流が流れた時の同期スイッチ素子Q2のソースS-ドレインD間の電圧波形である。通常、電流は電位の高い方から低い方へ流れる。逆電流が流れる時は、同期スイッチ素子Q2のドレインD(検出線7b)の電位がソースS(検出線7c)の電位よりも高くなったときである。そこで、この同期スイッチ素子Q2のソースS-ドレインD間の電位が、反転する直前に同期スイッチ素子Q2をオフすることにより、この逆電流を防止する。図4の基準電圧Vrefは、同期スイッチ素子Q2のソースS-ドレインD間の反転電位による逆電流を防ぐために予め設定されている電圧値である。検出線7cはグラウンドGNDに接続されているため検出線7cの電位は0[V]とし、検出線7bとの電位のみについてこの基準電圧Vrefと比較する。この動作を行っているのが図4の逆電流防止回路7bの比較器である。

【0042】図1の転流ダイオードD1は、DC-DCコンバータ2における逆流防止用の整流素子である。転流ダイオードD1は、アノードがグラウンドGNDと接続され、カソードがメインスイッチQ1のドレインD、同期スイッチQ2のドレインD、及びチョークコイルL1の一端側と接続されている。

【0043】チョークコイルL1は、負荷の接続された出力端に出力される出力電圧を平滑化するためのリアクトルである。チョークコイルL1の一端は、転流ダイオードD1のカソード、メインスイッチ素子Q1のドレインD、同期スイッチ素子Q2のドレインDに接続され、チョークコイルL1の他端が平滑コンデンサC2の一端に接続されている。

【0044】負荷5は、例えばポータブル機器等の電子機器の負荷であり、その負荷量が変動する。負荷5が接続されている出力端には、負荷5に対して並列になるように平滑コンデンサC2が接続されている。平滑コンデンサC2は、負荷5にかかる電圧の脈動を平滑して安定させるためのものである。平滑コンデンサC2は、一方の端をグラウンドGNDと、他方の端を出力端のプラス側と接続されている。

【0045】同期整流回路1を有するDC-DCコンバータ2は以上のような構成であり、次にその制御方法について図1等を参照して簡単に説明する。

#### 過電流が流れた場合の動作

図1の制御部7は、メインスイッチ素子Q1のオン抵抗

により、メインスイッチ素子Q1のソースS-ドレインD間を流れる電流IQ1を検出している。この状態では、DC-DCコンバータ2を流れる電流は、例えば直流電源Vinのプラス側から、メインスイッチ素子Q1、チョークコイルL1、負荷5を経由して直流電源Vinのマイナス側に戻る。

【0046】ここで、例えば出力端が短絡した場合にはメインスイッチ素子Q1のソースS-ドレインD間には過電流が流れる。図1の同期整流回路1において図2の制御部の過電流検出回路17aが常時メインスイッチ素子Q1のソースS-ドレインDに流れる電流値を監視しているため、過電流検出回路17aが過電流保護回路17cに対して過電流が流れた時の信号を出力して、メインスイッチ素子Q1のオフを指令する。これにより、DC-DCコンバータ2の出力側に過電流が流れることを防止することが可能である。

#### 【0047】軽負荷モード時における効率改善動作

図1の制御部7は、同期スイッチ素子Q2のオン抵抗により、同期スイッチ素子Q2のソースS-ドレインD間を流れる電流を検出している。この状態では、DC-DCコンバータ2を流れる電流は、メインスイッチ素子Q1がオフした時は、同期スイッチ素子Q2がオンし、同期スイッチ素子Q2のソースSからドレインD、チョークコイルL1、負荷5を経由して同期スイッチ素子Q2のソースSに戻る。

【0048】図1の負荷5の負荷量が少なくなると重負荷モードから軽負荷モードに切り替わる。図5は、その軽負荷モードに切り替わった時の同期スイッチ素子Q2のソースS-ドレインD間の電圧波形Vbc(VDS)である。更に、負荷5の負荷量が少なくなると、図3

(A)のように同期スイッチ素子Q2のソースS-ドレインD間の電圧波形Vbc(VDS)のようにドレインD(検出線7b)の電位が、ソースS(検出線7c)の電位よりも高くなる。図3(B)のように逆電流が流れ始めるのは、図3(A)の同期スイッチ素子Q2のドレインD電位がソースS電位を超えるポイントP1からである。ここで、同期整流回路1では図4の制御部7の逆電流防止回路17bが、同期スイッチ素子Q2のソースS-ドレインD間の電圧Vbcを常時監視しているため、同期スイッチ素子Q2のドレインDの電圧がソースSの電位を超えるポイントP1の直前のポイントP2に到達すると、制御部7は同期スイッチ素子Q2をオフする。つまり、同期スイッチ素子Q2のドレインDの電位がソースSの電位を超える直前に同期スイッチ素子Q2がオフし、転流ダイオードD1だけの動作となるため、ソースS-ドレインD間の電位差Vbcがマイナスとなることがないので、ソースS-ドレインD間には、図3

(B)のような斜線部分NGである逆電流が流れない。このポイントP2となるような図4の基準電圧Vrefを設定して、図4の逆電流防止回路17bを構成する。

【0049】この動作を基準電圧  $V_{ref}$  を用いて説明すると、図5のように同期スイッチ素子  $Q_2$  のソース・ドレイン間の電圧  $V_{bc}$  が、ポイント  $P_3$  のような  $V_{bc} = V_{ref}$  となる電圧に到達すると、逆電流防止回路 17b は同期スイッチ素子  $Q_2$  をオフする。

【0050】図6(A)は、重負荷時であり、同期スイッチ素子  $Q_2$  が制御部 7 の逆電流防止回路 17b によりオフされた際の転流ダイオード  $D_1$  の電圧波形を示している。同期スイッチ素子  $Q_2$  が逆電流防止回路 17b によりオフされると、DC-DCコンバータ 2 はステップ

ダウン回路と同様の動作となる。軽負荷モード時は導通時間  $t_d$  が短くなり、図4の検出線 7b における図5の電圧  $V_b$  も、図6(A)のように基準電圧  $V_{ref}$  よりも高い。

【0051】一方、負荷 5 に流れる負荷電流が増加すると、図6(B)のように導通時間  $t_d$  も長くなる。やがて、重負荷モードとなると、検出線 7b における電圧  $V_b$  は、基準電圧  $V_{ref}$  より低くなり、ポイント  $P_3$  を超える。この時、同期スイッチ素子  $Q_2$  を再度オンすることにより、同期整流回路 1 の動作となる。

【0052】このような同期整流回路 1 の構成において、出力電流に対する回路効率を確認する。図7は、ステップダウン回路、従来の同期整流回路（改善前同期整流回路）、及びこの発明の好ましい実施の形態である同期整流回路（改善後同期整流回路）における出力電流に対する効率特性を示している。ここで、図7の出力電流とは、DC-DCコンバータの出力端から負荷 5 に流出する電流をいうものとする。

【0053】図7では、ステップダウン回路の特性を 20、従来の同期整流回路の特性を 21、及びこの発明の好ましい実施の形態である同期整流回路の特性を 22 で表している。図7を参照すると、同期整流回路 1 は、軽負荷モード及び重負荷モードいずれの状態においても従来の同期整流回路と比較して、電流検出抵抗を使用しない分、回路効率が改善されていることがわかる。特に、軽負荷モードにおいて出力電流が低い状態では著しい改善が見られる。

【0054】この発明の実施形態によれば、電流を検出するのに電源回路において電流検出専用の検出抵抗  $R_1$  を使用せず、メインスイッチ素子  $Q_1$  や同期スイッチ素子  $Q_2$  等のスイッチ素子のオン抵抗を使用して電流を検出するので回路効率を改善できる。また、同期スイッチ素子  $Q_2$  の通電電流を検出し軽負荷時に同期スイッチ

素子  $Q_2$  をオフすることで、逆電流による効率低下を無くすることができる。さらには、第1スイッチ素子のスイッチング周波数を下げ、軽負荷モード時の効率改善ができる。これらにより、この電源回路 1 を有する電源ユニットを小型化することができる。

【0055】ところでこの発明は上述した実施形態に限定されるものではない。上述した同期整流回路は、このような電源回路のみならず他の回路にも使用することができる。

#### 【0056】

【発明の効果】以上説明したように、この発明によれば、専用の電流検出抵抗やトランス等を必要とせず、第1スイッチ素子と第2スイッチ素子のオン抵抗を使用して電流を検出するので、電力損失を小さくして電源回路の回路効率を上げることができる。

#### 【図面の簡単な説明】

【図1】この発明の好ましい実施形態である電源回路の出力端に負荷を接続している様子を示す回路図。

【図2】図1の同期整流回路における制御部の一部である過電流検出回路、及び過電流保護回路を示す図。

【図3】図4の逆電流防止回路におけるスイッチ素子の切り替えポイントを示す図。

【図4】図1の同期整流回路における制御部の一部である逆電流防止回路を示す図。

【図5】図4の逆電流防止回路におけるスイッチ素子の切り替えポイントを示す図。

【図6】図1の同期整流回路の軽負荷モード及び重負荷モードにおけるスイッチ素子のモードの切り替えポイントを示す図。

【図7】図1の同期整流回路等による効率改善を示す効率特性を示す図。

【図8】従来の同期整流回路を示す回路図。

【図9】従来のステップダウン回路による電流波形を示す電流特性図。

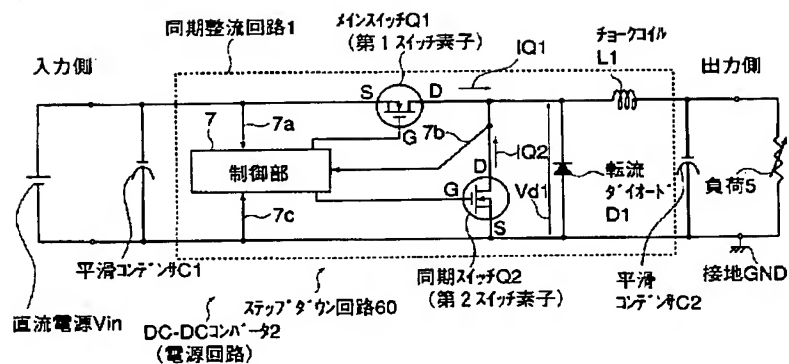
【図10】従来の同期整流回路による電流波形を示す電流特性図。

#### 【符号の説明】

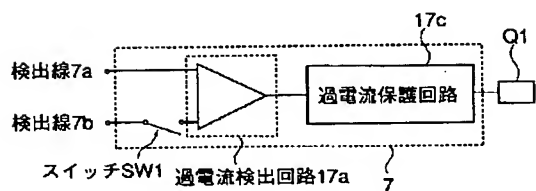
1・・・同期整流回路、2・・・電源回路（DC-DCコンバータ（直流-直流コンバータ））、7・・・制御部、 $Q_1$ ・・・メインスイッチ素子（第1スイッチ素子）、 $Q_2$ ・・・同期スイッチ素子（第2スイッチ素子）



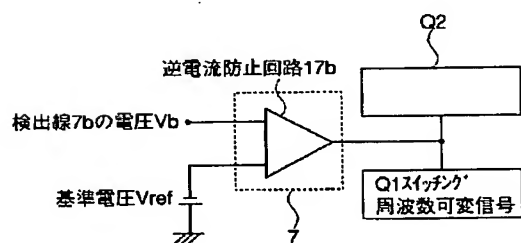
【図1】



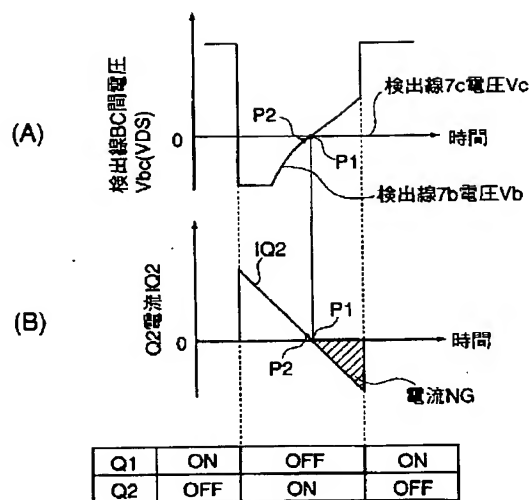
【図2】



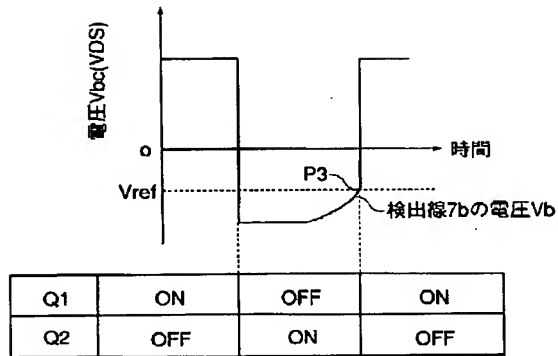
【図4】



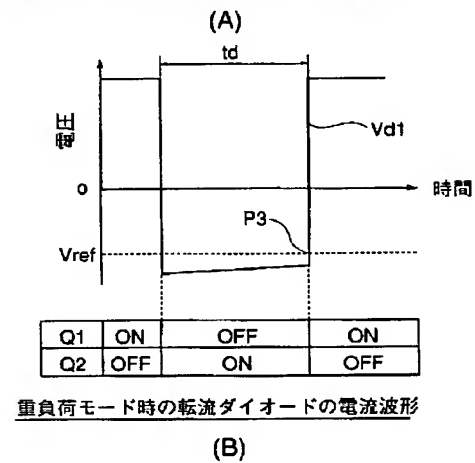
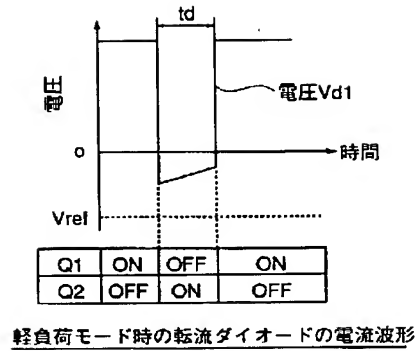
【図3】



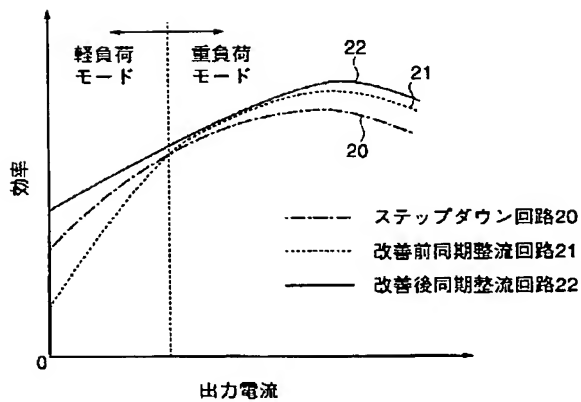
【図 5】



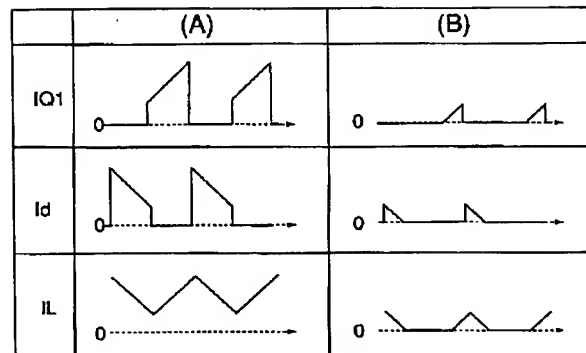
【図 6】



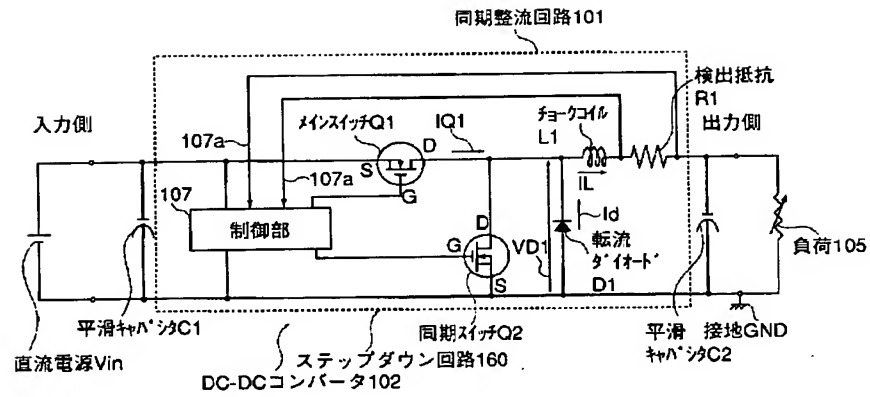
【図 7】



【図 9】



【図 8】



【図 10】

